



KOREAN PATENT ABSTRACTS(KR)

Document Code:B1

(11) Publication No.1019950014678

(44) Publication.Date. 19951213

(21) Application No.1019920022567

(22) Application Date. 19921127

(51) IPC Code:

H01L 021/60

(71) Applicant:

HYUNDAI ELECTRONICS CO.

(72) Inventor:

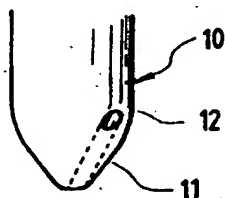
KONG, BYOUNG-SIK

(30) Priority:

(54) Title of Invention

LOW LOOP WIRE BONDING METHOD

Representative drawing



(57) Abstract:

The low loop wire bonding method comprises the steps of: (1) ball-bonding by a capillary wherein a fitting hole is formed at the side of a front end to be inclined and rising by a slantly-predetermined parameter; (2) moving to the portion where is to be stitch-bonded after step(1) and stitch-bonding in the state where a wire clamp is closed; and (3) releasing the clamp after the stitch-bonding to raise it to be inclined and preparing the ball bonding by a vertical rising.

Copyright 1997 KIPO

if display of image is failed, press (F5)

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl. 6

(11) 등록번호

특 1995-0014678

H01L 21 /60

(24) 등록일자

(21) 출원번호

특 1992-0022567

(65) 공개번호

특 1994-0012553

(22) 출원일자

1992년 11월 27일

(43) 공개일자

1994년 06월 23일

(73) 특허권자

현대전자산업주식회사 김주용
경기도 이천군 부발읍 아미리 산 136-1

(72) 발명자

공병식
서울특별시 송파구 잠실본동 321
김학제

(74) 대리인

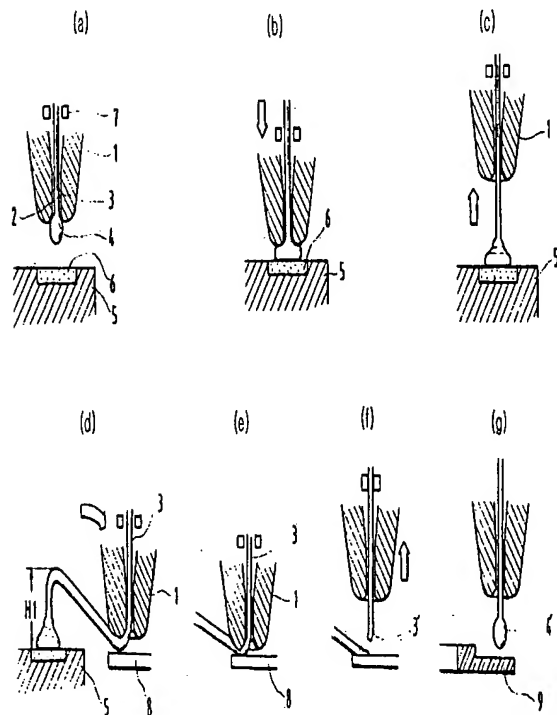
심사관 : 정경덕
(책자공보 제4245호)

(54) 초저형 와이어본딩 방법

요약

내용 없음.

대표도



명세서

[발명의 명칭]

초저형 와이어본딩 방법

[도면의 간단한 설명]

제1a~g도는 종래의 본딩공정도.

제2도는 종래의 불본딩 상태도.

제3도는 본 발명의 캐필러리 요부정면도.

제4a~i도는 본 발명의 본딩공정도.

제5도는 본 발명의 불본딩 상태도이다.

* 도면의 주요부분에 대한 부호의 설명

3 : 와이어

11 : 선단부

12 : 피딩홀

[발명의 상세한 설명]

본 발명은 웨지(Wedge)형 캐필러리를 사용하여 와이어를 불본딩 및 스티치 본딩시켜 초저형(Low Loop) 와이어본딩을 가능케하는 초저형 와이어 본딩방법에 관한 것이다.

일반적으로 캐필러리는 반도체 조립공정중 본딩와이어를 칩의 패드와 리드에 연결시켜 주는 본딩도구로써, 칩과 리드를 본딩와이어를 이용하여 전기적으로 접속시켜 전기적 회로를 구성할 수 있도록 하는데 사용된다.

이러한 캐필러리는 길이방향의 중앙에 미세한 피딩공이 형성되고 그 선단은 안쪽면의 선단부를 이루어 인출된 본딩와이어를 가열상태로 눌러주어 칩과 리드를 와이어 본딩토록 하는 것이다.

이때 와이어 본딩법의 대표적인 예로는 불본드법과 스티치법이 알려져 있는바, 불본드법은 내일헤드 본딩(Nailhead Bonding)이라고도 부르며, 캐필러리의 인출공을 통하여 본딩와이어(금(Au)선)를 내보내고 이것을 캐필러리로 눌러붙이는 방법이다. 이에 반하여 스티치법은 필요한 부위에 방향에 구애받지 않고 압착시켜 본딩하는 방법을 말한다.

이를 도면을 참조하여 설명하면 제1a~g도는 종래의 와이어본딩 공정도로, 제1a도는 캐필러리(1)의 피딩공(2)에 와이어(3)가 인출된 상태에서 수소염 등에 의해 와이어(3) 선단이 불(4)상태를 이룬것을 도시한 것이며, 이때(5)는 다이, (6)은 다이(5)의 다이본딩패드이며, (7)은 와이어크램프이다. 이어 제1b도와 같이 캐필러리(1)가 하강하여 불(4)이 다이본딩패드(6)에 본딩되도록 불본딩 시킨다. 다음 제1c도와 같이 캐필러리(1)가 설정높이로 수직상승하여 캐필러리(1)가 머신상에 이미 메모리된 파라미터만큼 와이어 루프 높이(H1)를 형성하고(제1d도), 리드프레임의 내부리드(8) 위치로 이동한다(이때의 불본딩 상태의 확대도는 제2도와 같다). 따라서 제1e도와 같이 내부리드(8)상에 와이어(3)를 본딩시킴과 동시에 절단한다(Stitch Bond). 이어 제1f도와 같이 캐필러리가 수직상승하여 일정길이의 와이어테일(3')을 유지한 다음 와이어크램프(7)가 크램핑하여 대기하고, 제1g도와 같이 스파크브레이드(9)등을 이용하여 새로운 불(4')을 형성시켜 다음 본딩을 대비케한다. 상기 공정에서 와이어크램프(7)는 개폐를 반복하여 와이어피딩을 제어하는바, 제1f도에서는 와이어크램프(7)가

달려져서 캐필러리가 수직상승하는 동안 와이어(3) 자체는 고정되어 와이어테일(3')을 형성할 수 있도록 되지만, 그외의 공정에서는 와이어크램프(7)가 열려있는 상태로 와이어피딩이 자유롭게 된다. 그러나 이와같은 캐필러리를 이용한 본딩은 와이어루프 높이(H1)가 일정한 높이로 형성됨으로써, 이에따라 인캡슐레이션(Encapsulation ; 일명 Moldig)도 일정두께로 형성이 되어야 신뢰성을 보장할 수 있다. 결국 반도체 패키지의 두께가 반도체를 사용하는 모든 산업의 시스템 사이즈를 좌우하기 때문에 근본적인 와이어루프 높이는 시스템의 크기와 연결된다고 볼수있어, 와이어루프 높이가 높으면 시스템의 사이즈를 줄일수 없는 단점이 된다. 한편 세라믹 패키지등의 와이어본딩을 위하여는 A1 와이어등을 스티치본딩시키기 위하여 웨지형 캐필러리가 사용되고 있으나, 이는 단순한 스티치 본딩에 적합한 것으로 지향성이 있고 캐필러리는 상하 운동하고 하부의 패키지 부분이 움직여서 본딩토록 하는 것으로 볼본딩이 요구되는 플라스틱 패키지에는 사용될 수 없는 단점이 있었다.

본 발명은 이를 해결코자 하는 것으로, 웨지(Wedge)형 캐필러리를 사용하여 볼본딩하고 볼본딩후 캐필러리의 상승을 경사지게 상승케하여 와이어루프 높이를 극소화시킬수 있도록 하는 본딩방법을 제공함을 특징으로 한다. 즉, 웨지형 캐필러리를 사용 볼본딩후 경사지게 설정된 파라미터만큼 상승하는 제1단계와 제1단계후 스티치 본딩할 부위로 이동하여 와이어크램프가 닫힌 상태에서 스티치 본딩하는 제2단계와 스티치 본딩후 크램프를 해제하여 경사지게 상승한 후 수직상승하여 다음 볼본딩을 대비하는 제3단계를 한 사이클로 하여 본딩하는 본딩방법이다.

이하 본 발명의 실시예를 도면을 참조하여 상세히 설명한다.

제3도는 본 발명에 사용되는 웨지 캐필러리의 요부정면도로 캐필러리(10)는 그 선단부(11) 하부중앙에서 측면 임의개소로 관통되는 피딩공(12)이 경사지게 형성된다. 이러한 캐필러리를 사용하여 본딩하는 공정을 설명하면 제4a도와 같이 캐필러리(10)의 경사진 피딩홀(12)과, 피딩홀(12)의 경사진 수직선상에 와이어크램프(13)가 설치되고 와이어크램프(13)와 피딩홀(12)을 통해 와이어(3)가 피딩되며 선단부(11)로 와이어테일(14)이 일부 돌출케하여 초기상태를 이룬다. 이어 제4b도와 같이 스파크브레이드(9)등을 이용하여 캐필러리(10) 선단에 돌출된 와이어테일(14)을 볼(15)로 형성한다. 이때 볼(15) 하부에는 다이본딩패드(6)가 형성된 다이(5)가 위치되며 다이(5) 표면의 다이본딩 패드(6)이외 부분은 픽셀코팅(Pixel Coating)층(5')을 이룬다. 이어 제4c도와 같이 다이(5)의 다이본딩 패드(6) 위치로 캐필러리(10)가 수직하강하여 제4d도와 같이 다이본딩 패드(6)에 와이어(3)의 볼(15)이 접촉되어 볼본딩을 이루고, 제4e도와 같이 캐필러리(10)의 피딩홀(12) 경사각도와 일치되도록 설정된 파라미터만큼 경사지게 상승이동하여 제1단계를 수행한다(이때의 볼본딩상태는 제5도와 같이 확대 예시할 수 있다). 이어 제4f도와 같이 설정된 파라미터에 따라 내부리드(8) 위치로 이동하고, 제4g도와 같이 와이어(3)를 내부리드(8)에 스티치본딩(Stitch Bonding) 시킨다. 이때 와이어(3)는 각 본드부위별로 메모리 되어있는 길이만큼 제어되는 것으로 제4f도에 도시한 바와같이 낮은 와이어루프 높이(H2)를 이룰수 있게된다(제2단계). 이어 제4h도와 같이 와이어(3)가 절단된 후 캐필러리(10)가 피딩홀(12)의 경사각도와 일치되게 상승하다가 제4a도에 도시한 와이어 크램프(13)가 닫히면서 수직상승하면, 스티치 본딩부위에서의 와이어(3)가 절단되어 제4i도와 같이 캐필러리(10)의 선단부(11)로 일정길이의 와이어테일(14)을 유지하여 다음 본딩에 필요한 볼을 형성토록 한다(제3단계). 물론 다음칩의 본딩을 위하여서는 캐필러리(10)가 다음번 위치로 이동함이 요구된다. 이와 같이 상기 제1~3단계를 차례로 반복하여 와이어본딩을 수행하면 제4f도와 같이 와이어루프 높이(H2)가 낮게되어 패키지의 두께를 줄일 수 있고, 와이어(3)의 와이어루프 높이(H2)가 낮으므로 그만큼 소요 와이어(3)양도 줄어들어 경제적이다. 본 발명에서의 캐필러리(10)를 사용하여 본 발명의 단계대로 수행하여 와이어본딩한 결과 종래의 와이어루프 높이(H1)가 4~6미리인치 임에 반하여 본 발명의 와이어루프 높이(H2)는 2~3미리인치로 낮출수 있음을 확인하였다.

이상과 같이 본 발명은 피딩홀을 경사지게 구성한 웨지 형태의 캐필러리를 사용하여 볼본딩후 경사지게 상승하여 와이어루프 높이를 줄일 수 있어 패키지를 박형화 시킬수 있고 이러한 캐필러리에 맞도록 경사지게 상승하여 설정 파라미터만큼 상승하는 등의 제조공정에 의해 볼본딩토록 함으로써 본딩와이어의 사용량을 줄일수 있다.

(57) 청구의 범위

청구항 1. 볼본딩과 스티치본딩을 반복수행하는 와이어본딩 공정에서, 선단부(11)에서 측면으로 경사지게 피딩홀(12)

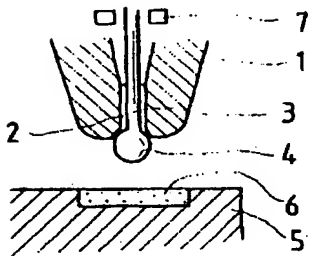
이 형성된 캐필러리(10)로 볼본딩후 경사지게 설정된 파라미터만큼 상승하는 제1단계와 ; 제1단계 후 스티치 본딩할 부위로 이동하여 와이어크램프가 닫힌 상태에서 스티치본딩 하는 제2단계와 ; 스티치본딩 후 크램프를 해제하여 경사지게 상승한 후 수직상승하여 볼 본딩을 대비하는 제3단계에 의해 초저형으로 와이어본딩함을 특징으로 하는 초저형 와이어본딩 방법.

청구항 2. 제1항에 있어서, 제1단계의 상승 높이는 2~3미리인치임을 특징으로 하는 초저형 와이어 본딩 방법.

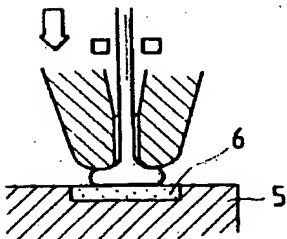
청구항 3. 제1항에 있어서, 캐필러리(10)는 선단부(11) 하부중앙에서 측면으로 경사지게 피딩홀(12)이 형성된 웨지형 캐필러리를 사용함을 특징으로 하는 초저형 와이어본딩방법.

도면

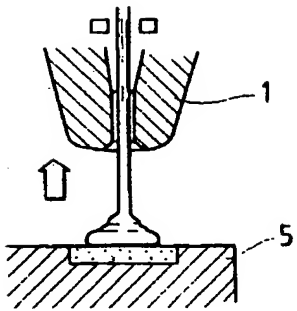
도면 1a



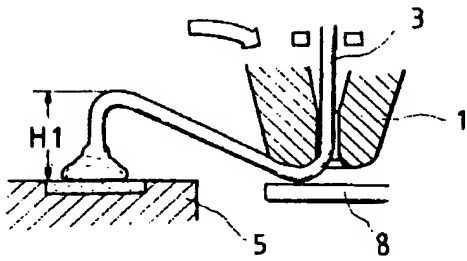
도면 2b



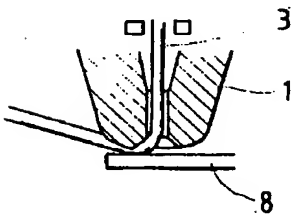
도면 1c



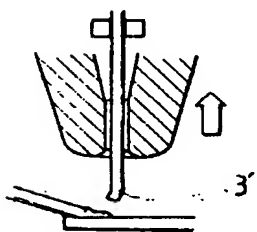
도면 1d



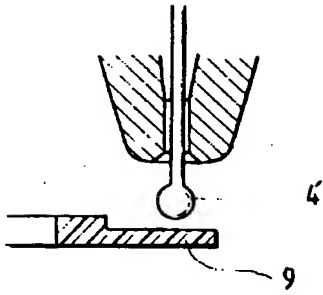
도면 1e



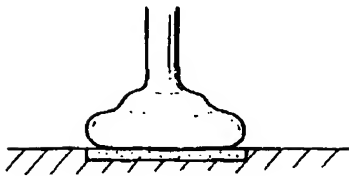
도면 1f



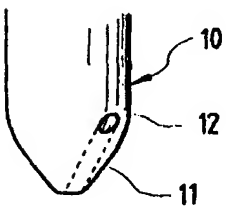
도면 1g



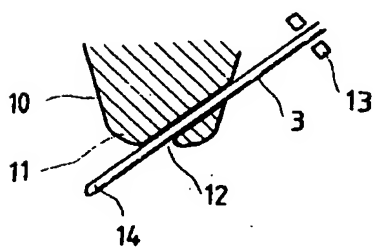
도면 2



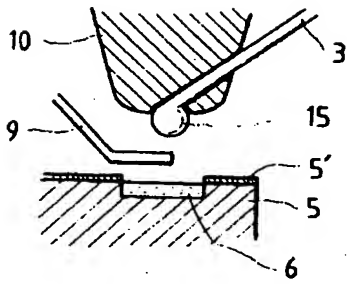
도면 3



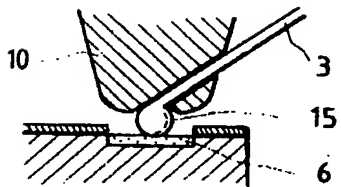
도면 4a



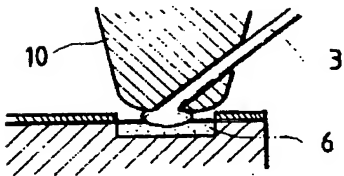
도면4b



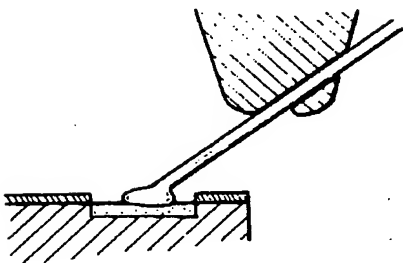
도면4c



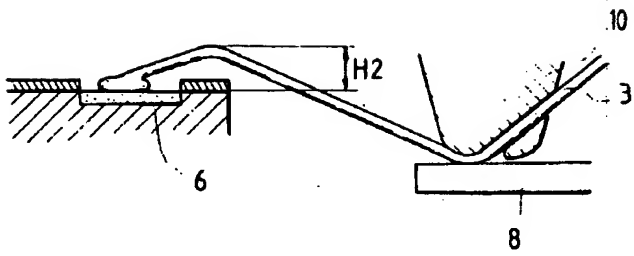
도면4d



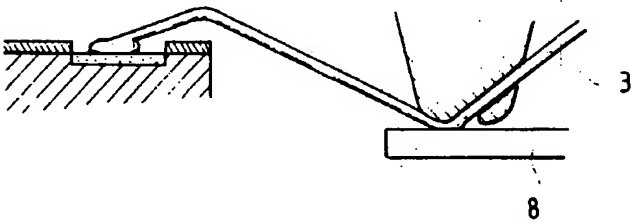
도면4e



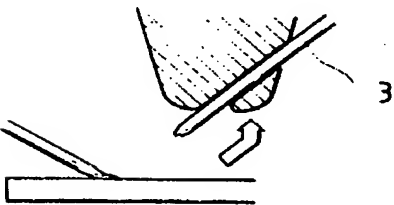
도면4f



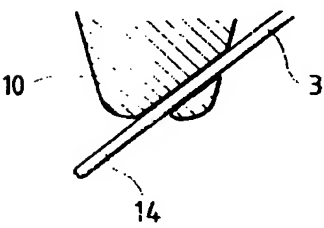
도면4g



도면4h



도면4i



도면5

